

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-123784

(43)Date of publication of application : 17.05.1996

(51)Int.Cl.

G06F 17/15

G06F 17/10

G06T 7/00

(21)Application number : 06-265058

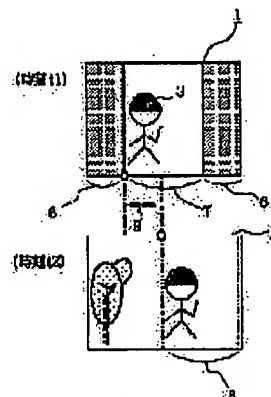
(71)Applicant : CANON INC

(22)Date of filing : 28.10.1994

(72)Inventor : MIYAWAKI MAMORU
OGAWA KATSUHISA**(54) METHOD AND DEVICE FOR PROCESSING DATA****(57)Abstract:**

PURPOSE: To provide correlation algorithm capable of quickly and highly accurately detecting data correlation and a device capable of efficiently attaining the algorithm.

CONSTITUTION: Masking areas 6 not to be used for correlation operation for the detection of movement are formed on both the sides of a picture 1 and picture data on the areas 6 are not used for correlation operation. Picture data with the same picture frame size as that of a data area 7 other than the areas 6 in the picture 1 are extracted from a picture 2, correlation operation between the data area 7 and the picture 2 is executed, a data area 8 having the highest correlation with the data area 7 out of the parts of the picture 2 is detected by moving the picture in the picture frame from left to right (or right to left), and a spatial moving variable between the data area 7 of the picture 1 and the data area 8 of the picture 2 is detected as a moving vector 9.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-123784

(43) 公開日 平成8年(1996)5月17日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 17/15				
		17/10		
G 0 6 T 7/00				
			G 0 6 F 15/ 336	
			15/ 31	S
			審査請求 未請求	請求項の数11 O L (全 21 頁) 最終頁に続く

(21) 出願番号 特願平6-265058

(22) 出願日 平成6年(1994)10月28日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 宮脇 守

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

(72) 発明者 小川 勝久

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

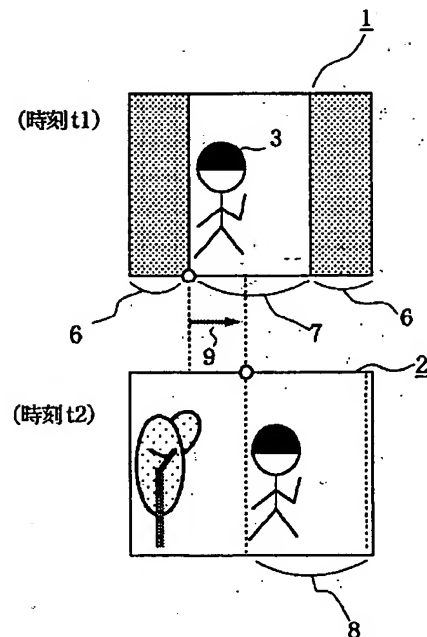
(74) 代理人 弁理士 丸島 儀一

(54) 【発明の名称】 データ処理方法及び装置

(57) 【要約】

【目的】 データ相関検出を高速、しかも高精度で実現する相関アルゴリズムならびにそれを効率よく達成する装置を提供することである。

【構成】 画像1の両脇に動き検出のための相関演算をしないマスキング領域6を設け、マスキング領域6の画像データは相関演算時には使用しない。マスキング領域6外のデータ領域7と画像2との間で画像1のデータ領域7と同一の画像枠の大きさの画像データを画像2から抽出し、相関演算を行い、前記画像枠を画面の左から右へ（または右から左へ）移動させることによって、画像2の部分でデータ領域7と最も相関の強いデータ領域8を検出し、画像1のデータ領域7と画像2のデータ領域8の空間的な移動量を動きベクトル9として検出する。



【特許請求の範囲】

【請求項1】 第1のデータ集合から選択された第1の選択領域と、第2のデータ集合から選択された第2の選択領域との相関演算を行う場合、

前記第1の選択領域の一部をマスキングし、

前記マスキングした以外の前記第1の選択領域を基準に、前記第2の選択領域との間で同一データ長で相関演算することを特徴とするデータ処理方法。

【請求項2】 請求項1記載のデータ処理方法において、前記第1及び第2のデータ集合が2次元データ列であり、それぞれのデータ値を水平方向及び垂直方向に累積加算した射影値により相関演算することを特徴とするデータ処理方法。

【請求項3】 請求項1記載のデータ処理方法において、画像の動きを検出することを特徴とするデータ処理方法。

【請求項4】 請求項1記載のデータ処理方法において、前記第1のデータ集合と、前記第2のデータ集合とが、異なる時刻の画像データであることを特徴とするデータ処理方法。

【請求項5】 画像データを入力する入力手段と、前記入力された画像データの一部をマスキングするマスキング手段と、

前記入力された画像データの水平及び垂直方向の累積和を演算する演算手段と、

前記マスキング手段によりマスキングされた画像データ以外の前記累積和により画面間の動きを検出する検出手段とを有することを特徴とするデータ処理装置。

【請求項6】 請求項5記載のデータ処理装置において、絶縁ゲート型電界効果トランジスタのゲート構造が、フローティングゲートを介して複数のゲートを有していることを特徴とするデータ処理装置。

【請求項7】 請求項5記載のデータ処理装置において、前記演算手段は累積和をアナログ信号で、かつ並列処理で射影値を出力することを特徴とするデータ処理装置。

【請求項8】 請求項7記載のデータ処理装置において、前記アナログ信号は非破壊型イメージセンサの出力された信号であることを特徴とするデータ処理装置。

【請求項9】 第1のデータ集合から選択された第1の選択領域と、第2のデータ集合から選択された第2の選択領域との相関演算を行う場合、

前記第1の選択領域の一部をマスキングし、

前記第2の選択領域にダミーデータを付加し、

前記マスキングした以外の前記第1の選択領域を基準に、前記ダミーデータが付加された前記第2の選択領域との間で同一データ長で相関演算することを特徴とするデータ処理方法。

【請求項10】 請求項9記載のデータ処理方法において、前記ダミーデータが任意の単一階調データであるこ

とを特徴とするデータ処理方法。

【請求項11】 請求項9記載のデータ処理方法において、前記ダミーデータが前記探索画像より得られたデータであることを特徴とするデータ処理方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はデータ処理方法／装置に関し、特にデータの相関演算を行うためのデータ処理方法／装置に関するものである。

【0002】

【従来の技術】 近年、パソコン、液晶表示装置、通信技術の発達と共に映像情報を扱うマルチメディア機器の開発が盛んである。

【0003】 映像情報が取り込めるようになった要因の1つに画像データを圧縮／伸張する技術がある。

【0004】 動画像圧縮処理として現在標準化が進められているMPEG2 (Moving Picture Image Coding Experts Group Phase 2) については、動き補償による時間方向の冗長度削減、DCT (Discrete Cosine Transform : 離散コサイン変換) による空間冗長の圧縮、ハフマン符号化 (可変長符号化) による符号量圧縮からなるが、特に動き補償に必要な動きベクトル検出処理に圧倒的に処理量を必要とする。

【0005】 以下、従来の動きベクトル検出方法 (ブロックマッチング法) について簡単に述べる。

【0006】 図18はブロックマッチング法を説明する図である。

【0007】 図18において、700は時刻t1におけるフレーム画像、701は時刻t2におけるフレーム画像でt1<t2の関係より、700を前フレーム画像、701を現フレーム画像と呼ぶ。

【0008】 ブロックマッチング法は現フレーム画像701を小ブロック単位に分割し、各ブロック単位毎に前フレーム画像700との相関が最も強い画像ブロックを探索するものである。

【0009】 703は現フレーム画像701から選出された基準画像ブロックである。MPEG2等では基準画像ブロック703の大きさは16×16画素程度である。

【0010】 この基準画像ブロック703が前フレーム画像700内に設定された探索領域704内において最も相関の近いブロックを相関演算にて求める。

【0011】 その相関演算の結果、前フレーム画像内の探索領域704の中で基準画像ブロック703と最も相関の強い画像ブロック705を検索したとする。この場合、この画像ブロック705と基準画像ブロック703の空間的な位置のずれを計算し、動きベクトル706を決定する。

【0012】

【発明が解決しようとする課題】 上述したブロックマッ

チング法は、単位画素間の差分誤差を計算し、ある定められた探索領域内の全ての誤差を累積加算して、前記探索領域の相関誤差値として記憶される。

【0013】他の探索領域の相関誤差値と比較され最も相関の高いブロックを求め、前フレームとの位置関係により動きベクトルを算出する。

【0014】このようにブロックマッチング法は単体画素間の差分誤差を基本としているため、動きベクトル検出には莫大な演算量を必要としていた。

【0015】例えば、現行テレビジョン放送のNTSC 10 信号で基準ブロックを16×16画素、サーチ範囲±16画素とした場合、その演算量は約20Mbps、また大きな動き、例えば±100画素等の動きベクトルになると、その処理能力は数Mbpsを超え、並列処理技術を使用しても1チップLSI化は難しく、低コストのLSIの実現は不可能であった。

【0016】特に、高速移動物体の追尾処理となると探索領域を大きく取らなければならず、演算処理が追いつかず誤検出の原因となっていた。

【0017】本願発明はかかる背景に於て、一つの目的として上述した技術課題を解決し高速、しかも高精度で実現する相関アルゴリズムならびにそれを効率よく達成する装置を提案することである。

【0018】さらに上記装置を用いて、動画処理に広く適応できる動き検出処理、測距処理、パターン認識等の応用形態をも提供することである。

【0019】また、本発明の他の目的及び特徴は以下の明細書及び図面より明らかとなるであろう。

【0020】

【課題を解決するための手段】上記目的を達成するため、一つの好適実施態様において、データ処理方法は、第1のデータ集合から選択された第1の選択領域と、第2のデータ集合から選択された第2の選択領域との相関演算を行う場合、前記第1の選択領域の一部をマスキングし、前記マスキングした以外の前記第1の選択領域を基準に、前記第2の選択領域との間で同一データ長で相関演算することを特徴とする。

【0021】また、一つの好適実施態様において、データ処理装置は、画像データを入力する入力手段と、前記入力された画像データの一部をマスキングするマスキング手段と、前記入力された画像データの水平及び垂直方向の累積和を演算する演算手段と、前記マスキング手段によりマスキングされた画像データ以外の前記累積和により画面間の動きを検出する検出手段とを有することを特徴とする。

【0022】また、一つの好適実施態様において、データ処理方法は、第1のデータ集合から選択された第1の選択領域と、第2のデータ集合から選択された第2の選択領域との相関演算を行う場合、前記第1の選択領域の一部をマスキングし、前記第2の選択領域にダミーデー

タを付加し、前記マスキングした以外の前記第1の選択領域を基準に、前記ダミーデータが付加された前記第2の選択領域との間で同一データ長で相関演算することを特徴とする。

【0023】

【作用】上記発明によれば、従来よりも簡単な回路構成により、高速に、かつ高精度にデータの相関を検出することができる。

【0024】

【実施例】

【第1の実施例】図2に時刻t1における画像1と時刻t2 (t1<t2)における画像2とを示す。

【0025】画像1には人物3とその右側に樹木4がある。画像2には時刻t1からt2に移動した結果として、人物3は画像1よりも左側に移動している。

【0026】つまり、画像1と画像2とのカメラが右側にパンした状態と同等である。

【0027】その結果、画像1の樹木4の画像データはなくなり、画像2の樹木5の画像データが新しく画像データとして取り込まれた状態になっている。

【0028】つまり、画像2の状態は、画像1の樹木4が画面からはずれ樹木5が新たに画面角上に入り、人物3が右側に移動した状態となっている。

【0029】図1は、本発明にかかる動き検出の原理を説明する図である。

【0030】図1において、画像1の両脇に動き検出のための相関演算をしないマスキング領域6を設け、マスキング領域6の画像データは相関演算時には使用しない。

【0031】マスキング領域6外のデータ領域7と画像2との間で画像1のデータ領域7と同一の画像枠の大きさの画像データを画像2から抽出し、相関演算を行う。前記画像枠を画面の左から右へ（または右から左へ）移動させることによって、画像2の部分でデータ領域7と最も相関の強いデータ領域8を検出する。画像1のデータ領域7と画像2のデータ領域8の空間的な移動量が動きベクトル9として検出される。

【0032】画像1の左右にマスキング領域6を設けた為、画像2では移動して見えなくなった画像1の樹木4の画像データを予めリファレンスデータから除くことができる。

【0033】これにより、画像1のデータ領域7と画像2のデータ領域8は相関の高い数値を出すことができる。これによりS/Nの改善が図れる。

【0034】今まで説明した例は、水平方向の移動ベクトルの検出例であったが、同様に垂直方向の移動ベクトルも同じ原理で検出できる。

【0035】また、この動き検出法はカメラのパンのような動きだけではなく、人物の移動、物体の移動等、マスキング領域を適応的に設定することで同様の効果が得られ

る。

【0036】〔第2の実施例〕図3は時刻 t_1 における画像10と時刻 t_2 ($t_1 < t_2$)における画像11とを示し、人物12が水平方向に移動した画像を示している。

【0037】図3において、10は時刻 t_1 の基準画像、11は移動後の時刻 t_2 の画像である。

【0038】人物12が右側に移動することによって柱14がすべて見え、電線13が見え隠れしてしまう。すなわち、マクロ的に画像を見ると画像10と画像11には新しい情報と失った情報とがある。

【0039】図4に本発明による人物12の水平移動時の動き検出の原理を説明する図である。

【0040】基準画像10の左右にそれぞれ演算には使用しないマスキング領域15を設け、マスキング領域15外のデータ領域16と画像11との間でデータ領域16と同一の画像枠の画像データを抽出して相関演算を実行する。

【0041】前記画像枠を画面の左から右へ（または右から左へ）移動させることによって画像11の部分でデータ領域16とまったく相関の強いデータ領域17を検出する。

【0042】画像10のデータ領域16と画像11のデータ領域17はまったく同一の画像であるので、最高の相関を示す。

【0043】データ領域16とデータ領域17の空間的な移動ベクトル18を検出することができる。

【0044】〔第3の実施例〕図5は、時刻 t_1 における画像19と時刻 t_2 ($t_1 < t_2$)における画像20とを示し、人物12が垂直方向に移動している画像を示す。

【0045】図5において、19が移動前の時刻 t_1 の基準画像、20が移動後の時刻 t_2 の画像である。

【0046】図6に本発明による人物12の水平移動時の動き検出の原理を説明する図である。

【0047】図6に本発明による顔の垂直方向移動時の動き検出方法を示す。

【0048】図6において、基準画像19の上下にそれぞれ演算には使用しないマスキング領域21を設け、マスキング領域21以外のデータ領域22と画像20の間で、データ領域22と同一の画像枠で画像データを抽出し、相関演算を実行する。

【0049】前記画像枠を上から下（または下から上）へ移動させることによって、画像20の部分で前記画像領域とまったく相関の強い領域23を検出する。前記画像19の領域22と前記画像20の領域23は同一画像であり、ゆえに最高の S/N で検出できる。すなわち、前記領域22と領域23の空間的な移動ベクトル800を検出することができる。

【0050】前記人物12が上から下に移動することに

より前記人物12の頭に隠れていた電線13が現れるが、本発明によれば、前記人物13の移動によって発生した画像部は前記マスキング領域21により相関演算部からはずす為、前記画像19の領域22と前記画像20の領域23はベストマッチングとなり、高 S/N の検出が可能となる。

【0051】〔第4の実施例〕第4の実施例では上述した実施例で用いたマスキング領域を設定し、かつXY射影法による相関演算処理を示す。

【0052】図7(a)は静止状態時を説明する図であり、図7(b)は移動状態を説明する図である。

【0053】尚、ここでは水平方向の動き検出方法を説明するが、同様の方式で垂直方向の動き検出も可能である。

【0054】図7において、探索ブロック801に動きベクトルを検出する移動物体800が存在する。探索ブロック801のうち相関演算に使用しない第1のマスキング領域を802に、第2のマスキング領域を803に示す。

【0055】この領域は相関演算領域から外し、時刻 t_1 と時刻 t_2 の間で同一のデータ枠で画像データを抽出し相関演算を実行する。

【0056】波形 a_{11} は時刻 t_1 時の垂直(V)方向射影出力であり、垂直方向の画素値の累積和を取ったものであり、信号レベルは白>灰>黒の大小関係を持つ。

【0057】すなわち、波形 a_{11} は垂直方向の画素値を圧縮したものとなり、灰及び黒部分の信号値は小さくなる。

【0058】波形 a_{12} は時刻 t_2 ($t_1 < t_2$)時のV方向射影出力であり、この場合注目している移動体800は時刻 t_1 、 t_2 で静止状態であり、双方のV方向射影出力 a_{11} 、 a_{12} 空間的には同一波形であり、その絶対差分値は0となり、移動体800は静止状態にあることが確認できる。

【0059】また、この時、第1及び第2のマスキング領域内の物体804、805、806のV方向射影像は演算領域から外されているので相関演算されない。

【0060】次に、移動体800及び周辺画像も移動した時の本実施例における動き検出相関演算を説明する。

【0061】図7(b)に移動体800が時刻 t_1 から t_2 で水平方向に+1(右方向)、垂直方向に+1(上方向)に移動、時刻 t_1 にマスキング領域803内の物体804は移動により、探索ブロック801外にはずれる。

【0062】また、物体805は上方向に物体806は右方向に移動して半分以上かけた状態になっている。

【0063】また、マスキング領域802は時刻 t_1 には物体が存在しない白地の画像である。

【0064】時刻 t_2 には左側から物体807及び809が移動して、探索画像801の枠内に存在する。

【0065】しかし、これらの移動体はマスキング領域802、803内での物体の移動、発生、消滅であるため、実際の相関演算領域から外され動き検出のための相関演算は移動体800の移動量の射影波形 b_{11} （時刻 t_1 ）と b_{12} （時刻 t_2 ）で行える。

【0066】時刻 t_1 と t_2 の空間的移動量+1はV方向射影波形 b_{11} 、 b_{12} の水平方向のずれとして検出される（垂直方向の移動量も水平方向射影波形で同様の原理で検出できる）。

【0067】すなわち、移動体800は水平方向に1だけ進んだことが周辺の移動体の影響を受けずに検出できる。

【0068】マスキング領域802、803の設定量は、移動物体の移動量の0.5～4倍程度に設定しておくことが望ましい。

【0069】このように画像の射影出力とマスキング設定による不要な部分の演算をすることで高速、高S/N化が可能である。

【0070】射影出力を得るためには、各画素値の累積加算和を求めればよく、デジタル及びアナログ方式のどちらのやり方でも良い。

【0071】アナログを例に取るとイメージセンサーの各画素のアナログ値を、所定ブロック毎に垂直（及び水平）に加算してやれば良い。この演算はアナログ演算であり、ほぼリアルタイムでの実行が可能である。

【0072】ゆえに離散画素の差分値の累積誤差より相関の大小を求めるブロックマッチング法と比べると演算処理時間は1桁以上、マスキング領域付きXY射影法が速い。

【0073】図8に図7の動き検出方法を用いてシュミレーションを行った結果を示す（V射影波形による水平方向の動き検出の場合）。

【0074】時刻 t_1 における基準原画像38の両端に相関演算をしないマスク領域39を設定、それ以外をデータ領域として相関演算用基準画像40を生成する。

【0075】時刻 t_2 における画像41を探索画像とし*

$$53 (= \sum_0^{M-1} X_{it}^{(1)}), \quad 54 (= \sum_0^{M-1} X_{it}^{(2)}), \quad 55 (= \sum_0^{M-1} X_{it}^{(3)}) \sim$$

$$56 (= \sum_0^{M-1} X_{it}^{(m-2)}), \quad 57 (= \sum_0^{M-1} X_{it}^{(m-1)}), \quad 58 (= \sum_0^{M-1} X_{it}^{(m)})$$

（画像データマトリクスが m 列であるので m 個の出力が存在するが説明上省略している）の m 個の出力がバッファ59、60、61、62～63、64のに入力される。

【0085】時刻 t_1 においてスイッチ65はすべてB側に倒れている。それぞれの出力はホールド回路66、

*て、基準画像40と同等の画像枠で探索画像41を抽出し（画像42～46）、基準画像40の垂直方向の射影波形47と、基準画像40と同等な画像枠で構成され、空間的にサンプリングシフトした画像42～46の射影波形42'～46'の射影波形を42'～46'に示す。

【0076】波形47と42'～46'間の差分絶対値が最少なものが水平方向の空間的動き量である。

【0077】図8の場合、基準画像40と探索画像41の位置関係は水平方向+10画素であることがわかる。

【0078】また、図8の場合移動対の移動量に対して2倍の20画素をマスキング領域として設定している、移動量とマスキング領域の関係は、おおよそ移動量の0.5～4倍程度にマスキング領域として設定するのが望ましい。

【0079】〔第1の実施例のLSI回路〕次に、以上に説明した本発明の動き検出のアルゴリズムを実行する第1の実施例のLSI回路構成を図9を用いて説明する。

【0080】50は画像データマトリクスの2次元列（ $m \times n$ 画素）であり、センサー、半導体メモリ、CD-ROM等画像情報を時系列で供給できるハードウェアである。

【0081】画像情報ハードウェア50は、1フレーム全画面の場合もある。今、時間 t_1 に置ける画素データをそれぞれ $X_{11}^{(1,1)}, X_{11}^{(1,2)}, \dots, X_{11}^{(1,m)}$ 、 $X_{11}^{(2,1)}, \dots, X_{11}^{(n,1)} \sim X_{11}^{(n,m)}$ とする。

【0082】それぞれのデータは行方向（水平方向）及び列方向（垂直方向）に累積加算器51、52によって射影値を出力する。水平方向側の射影出力及びその後の処理は垂直方向のデータ処理と変わらないため、ここでは省略する。

【0083】累積加算器51によって得られる、時刻 t_1 におけるV射影出力

【0084】

【外1】

67、68～69、70、71に時刻 t_1 のV射影出力が列毎に m 個ホールドされる。

【0086】次に、時刻 t_2 におけるV射影出力

【0087】

【外2】

$$\begin{aligned}
 53 & (= \sum_0^{K-1} X_{25}^{k-1}), \quad 54 (= \sum_0^{K-1} X_{26}^{k-1}), \quad 55 (= \sum_0^{K-1} X_{27}^{k-1}) \sim \\
 56 & (= \sum_0^{K-1} X_{28}^{k-m-2}), \quad 57 (= \sum_0^{K-1} X_{29}^{k-m-1}), \quad 58 (= \sum_0^{K-1} X_{30}^{k-m})
 \end{aligned}$$

はm個の出力59, 60, 61~62, 63, 64に入力される。

【0088】時刻t2における制御信号78においてスイッチ65はすべてA側に倒れる。

【0089】それぞれの出力結果は出力アンプ59, 60, 61~61, 63, 65を介して、ホールド回路72, 73, 74~75, 76, 77に時刻t2のV射影出力が列毎にm個ホールドされる。

【0090】したがって、ホールド回路66, 67, 68~69, 70, 71には時刻t1のm個のV射影出力が、ホールド回路72, 73, 74, 75, 76, 77には時刻t2のm個のV射影出力が保持されている。

【0091】79は探索画像射影データ(時刻t2)転送用のシフトレジスタ、80が基準画像射影データ(時刻t1)転送用シフトレジスタである。

【0092】81は時刻t1の基準画像の一部をマスキングして演算回路に入力しないように処理するマスキングコントローラ、82は時刻t2の探索画像の演算スタート位置及び演算シフト幅を決めるスタートコントローラである。

【0093】マスキングコントローラ81によるマスク処理を簡単に説明するシフトレジスタの出力98はインバータ97を通してNANDゲート96に入力される。

【0094】NANDゲート96の片側の入力マスキングコントローラ81の出力99に接続されている。

【0095】出力99が“High (H)”の時、前記基準画像射影データ転送用シフトレジスタ80の出力98が“H”及び“Low (L)”であっても前記NANDゲート96の出力87は“L”であり、転送スイッチ101はOFFとなり、ホールド回路71に保持されていた時刻t1のV方向射影データ

【0096】

【外3】

$$\sum_0^{K-1} X_{25}^{k-m}$$

は相関演算には使用しない。

【0097】また、前記マスキングコントローラ81の出力99が“L”の時は、基準画像射影データ転送用シフトレジスタ80の出力98が“H”の時、信号線87には“H”が立ち、転送スイッチ10をONさせてデータを演算ブロックへ送り込む。

【0098】この様にマスキングコントローラ81により相関演算に使用しないマスキング領域を任意に設定することができる。もちろんマスキング領域はマスキングコントローラ81で左右のデータ列の所定列数で固定し

て使用する。

【0099】また、画質のコントラスト、動き量等に対して適応的にマスキング領域を変化させることもできる。

【0100】探索画像射影データ転送用シフトレジスタ79は不図示の信号発生回路からの駆動クロック83, 84とスタートパルス85で駆動される。

【0101】スタートコントローラ82の出力113はシフトレジスタのスタート位置及びシフトレジスタがONする数を制御する。

【0102】時刻t1の基準画像射影データと時刻t2の探索画像射影データの差分絶対値演算を行う際の動作ブロックを詳細に示したものを図10に示す。

【0103】設定条件として図9のマスキングコントローラ回路81により画像データマトリクス50の左右共に2列をマスキングエリアとした場合を想定して説明する。

【0104】図10において、時刻t1においてホールドデータの71, 70及び67, 66をマスクし、演算領域からはずす。

【0105】よって、時刻t1における基準画像射影データ列はデータ68~69の(m-4)個の基準画像射影データを基準に、時刻t2における探索画像射影データ列のデータ77から72の中から(m-4)個のデータ列を転送読み出して基準画像データ列と相関演算を行う。

【0106】図9のスタートコントローラ82は、シフトレジスタ79の動作する時の探索画像データ列のスタート位置と転送幅のコントロールを行う。

【0107】図10において、時刻t1の基準画像射影データ列の左右共に2列がマスキングされているため、スタートパルスが入った時に最初にONするスイッチはスイッチ105であり、ホールド回路69内のデータが相関器113に転送され、時刻t2における探索画像射影データ列からはホールド回路77のデータが相関器113に転送され、それぞれ差分回路114で差分演算し、絶対値回路115によりその絶対値が求められ累積加算器116へ入力される。

【0108】シフトレジスタはスイッチ(105, 100), (201, 102)…と次々にONし、データを相関器113へ送る。結果的に1回のシフトレジスタ制御で以下の式の演算を行う。

【0109】

【外4】

11

$$\sum_{s=0}^{S-m-4} \left| \sum_{n=0}^{N-k-n} X_{11}^{sk,2+s} - \sum_{n=0}^{N-k-n} X_{12}^{sk,2+s} \right| \dots (1)$$

【0110】以上、 $m-4$ 個の差分絶対値誤差の累積結果は最小値検出回路117に入力される。

【0111】この時点で累積加算器116はリセットされ、次のスタートパルスが入力される。

【0112】次の演算は探索画像射影データのスタート点から1ブロックずらした点からスタートし、基準画像射影データとの間で相関演算を行う。

【0113】シフトレジスタはスイッチ(105, 102), (201, 104)…と次々にONし、データを転送する。

【0114】上記説明と同様に下記の(2)式の計算値が累積加算器116の演算結果として残る。

【0115】

【外5】

$$\sum_{s=0}^{S-m-4} \left| \sum_{n=0}^{N-k-n} X_{11}^{sk,2+s} - \sum_{n=0}^{N-k-n} X_{12}^{sk,2+s+1} \right| \dots (2)$$

【0116】この結果は前記最小値検出回路117に入力され、前に記憶された(1)式の値と比較して小さい方を残す。

【0117】動きベクトル検出カウンタ118で最小値が更新された時の探索画像射影データのシフト数を記憶しておく。

【0118】そして、累積加算器117をリセットし、探索画像射影データのスタート点を1ブロックずらして同様の相関演算を行う。

【0119】一般に射影データ列が m 列、マスク領域が左右共に y 列とすると、自動的にサーチ量も $\pm y$ となり、以下に示す数式の計 $2y+1$ の相関データが計算される。

【0120】

【外6】

$$\sum_{s=-y}^{y} \left| \sum_{n=0}^{N-k-n} X_{11}^{sk,y+1+s} - \sum_{n=0}^{N-k-n} X_{12}^{sk,s} \right| \dots (3)$$

サーチ量が $2y+1$ なのは空間的同位置すなわちシフトさせない演算を含むためである。

【0121】以上、相関誤差計算結果は $2y+1$ 個あり、これが最小値検出回路117により最小値が検出され、最小値が検出される度に信号線119により動き検出カウンタ118に最小値検出時のシフトアドレスを記憶しておき、 $2y+1$ の最小値比較が終わった段階で動きベクトル検出カウンタ118の出力120に水平方向の動きベクトルが出力される。

【0122】尚、今までの説明はV方向射影像による水平方向動きベクトル検出のシーケンスを説明したがが水平(H)方向射影像による垂直方向の動きベクトルも同様の手順で検出されることは言うまでもない。

12

【0123】〔第2の実施例のLSI回路〕次に、以上に説明した本発明の動き検出のアルゴリズムを実行する第1の実施例のLSI回路構成を図11を用いて説明する。

【0124】尚、図11中で図9と同一部分は同一符号を付してその説明を省略する。

【0125】図11の構成で図9と異なる部分は画像データマトリクス50と垂直方向及び水平方向の累積加算器51, 52の構成部分である。

【0126】図9の画像データマトリクス50は垂直及び水平方向に画素値を順次転送し、累積加算器で時系列に加算する方式であったが、図11に示す画素データマトリクス200は画素値のランダム読み出しが可能で201, 202, 203~204, 205, 206 (V方向射影出力用)、207, 208, 209~210 (H方向射影出力用)は並列加算器にて同時に加算する。

【0127】このため、射影出力の生成がリアルタイムで処理でき、システムの高速化を可能とする。

【0128】画素データマトリクス200は非破壊読み出し、ランダム読み出し可能なセンサやランダムアクセス及び転送可能な半導体メモリ等がある。

【0129】次に、第2のLSI回路を実現するための複数の光電変換要素が2次元状に配されており、行方向の要素からの出力信号と列方向の要素からの出力信号を並列に読み出し可能とする読みだし手段を有することを特徴とするイメージセンサについて説明する。

【0130】図12に非破壊読み出しのイメージセンサにおける行及び列方向の並列加算の例を示す。

【0131】図12では 2×2 画素構成について記載したが、画素数はこれに限定されず実現できることは言うまでもない。

【0132】501, 502, 503, 504はバイポーラトランジスタで、npn型である。

【0133】上記バイポーラトランジスタのベース領域は受光層のフォトダイオードとして使用し、光照射により発生した電子・正孔対の正孔が上記ベース領域に蓄積される。

【0134】505, 506, 507, 508はベース領域上に設けられた容量で上記バイポーラトランジスタのON, OFF状態を制御する。

【0135】509, 510, 511, 512は横方向の光電変換セルを分離かつフォトダイオード電位をリセットするのに使用するP型MOSスイッチである。

【0136】513, 514, 515, 516はエミッタ電位をリセットするためのN型MOSスイッチで、上記513, 514のMOSスイッチのソースは、エミッタリセット電源ライン550と、515, 516のMOSスイッチのソースは、同様にエミッタリセット電源ライン551と接続してある。

【0137】517, 518, 519, 520, 52

1、522、523、524はそれぞれのエミッタからフローティングバスライン525、526、527、528に接続される容量である。

【0138】前に説明したバイポーラのベース領域に設けられた容量及びPMOSゲートは、駆動ライン529に接続され、パルス ϕ_{11} が印加できる。本実施例では、全画素共通に接続されている。

【0139】また、各バイポーラのベースリセット電源 V_{11} は、P型拡散層530を介して全画素のベースに印加可能になっている。

【0140】次に読み出し回路部の説明を行う。図12には、水平方向の読み出し回路のみ記載した。水平、垂直同時にかつ各行、各列、並列に出力されるため、水平方向の回路と垂直方向の回路形式は同様のものになるため、垂直方向の回路を記すことを省略した。

【0141】531、532は水平フローティングバスライン525、526それぞれの電位コントロール用容量であり、一方はコントロール用のパルス ϕ_{11} が印加できるようにしている。

【0142】533、534は水平フローティングバスライン525、526の電位リセット用MOSスイッチで、上記MOSスイッチのゲートは、 ϕ_{11} パルスが印加される。

【0143】535、536は水平フローティングバスラインの電位クランプ用直列容量、537、538はリセット用スイッチでパルス ϕ_{11} により制御される。

【0144】539、540はnpn型バイポーラトランジスタで直列容量535、536からの出力ラインにそれぞれのベースが接続され、かつ539、540のエミッタは共通接続され、各水平ライン上の画素のピーク信号は V_{11} 端子へ出力される。

【0145】541、542はサンプルホールド容量543、545への転送スイッチでパルス ϕ_{11} で駆動できる。

【0146】546、547はMOS反転アンプで、その出力548、549が出力される。

【0147】次に、図12に示した回路の駆動方法について説明する。

【0148】まず、パルス ϕ_{11} をハイレベルにし、画素セルのエミッタ部に設けられたN型MOSスイッチ513、514、515、516をON状態にする。これによりエミッタ電位は、電源 V_{11} に固定される。

【0149】また、同時に水平フローティングバスライン525、526の電位もパルス ϕ_{11} をハイレベルにし、読み出し回路の電位も ϕ_{11} 、 ϕ_{11} パルスをハイレベルにして接地電位にリセットしておく。

【0150】次に、画素部のバイポーラのベース電位をリセットするため、バイポーラのベースに V_{11} という1～2V程度の電位を印加するが、エミッタが接地された状態のままだと、全画素分のバイポーラがONして大電

流が流れてしまうので、一旦 ϕ_{11} のパルスをローレベルにして、エミッタが接続されている水平フローティングバスライン525、526をフローティング状態にする。

【0151】その後、 ϕ_{11} パルスを中間レベルからローレベルにし、画素部のP型MOSスイッチ509、510、511、512をON状態とし、ベース電位を V_{11} 電位に固定する。

【0152】このリセット方法（完全リセット）は図12では、片側よりP型拡散層530を介して行っているが、このリセット時間を短縮化するためには、画素の両側より実行すれば良い。

【0153】このリセット終了後、 ϕ_{11} パルスを一旦中間レベルに戻し、再び ϕ_{11} パルスをハイレベルにし、水平フローティングバスラインを接地電位にリセットする。

【0154】このエミッタ電位により決定されるベース電位にベース領域を収束させるため、再び ϕ_{11} パルスをハイレベルにする。

【0155】これにより、各画素部に設けられた容量505、506、507、508によりベース電位は持ち上りベースエミッタバイアスが全画素のバイポーラを順方向動作するようになる。

【0156】このためには、上記完全リセット時のベース固定電位 V_{11} を所望の値にすれば容易に達成できる。

【0157】このリセット方法は、過渡リセットと呼ばれるようにリセット開始は、バイポーラの順方向バイアスにより電流は流れるものの、エミッタから逆注入された電子がベース中の正孔と再結合し、ベース電位は急速に低下する。

【0158】これにともない、リセット電流は指数関数的に減少する。上記リセットにより、リセット電位ムラ等は低減され、均一なベース電位となるため、読み出し時のリセットノイズが低くなる。

【0159】次に、画素部のエミッタをフローティング状態にするために、 ϕ_{11} パルスをローレベルにし、また ϕ_{11} パルスは中間レベル、 ϕ_{11} パルスもローレベルにし、水平フローティングバスライン525、526をフローティング状態にする。

【0160】次に、光信号を蓄積する前に、暗時の出力レベルでクランプするために暗時出力の読み出しを行う。

【0161】このために、それまでの期間ハイレベルにしておいたパルス ϕ_{11} をローレベルにする。これにより容量531、532を介して水平フローティングバスライン525、526は下方に振られる。

【0162】更に、容量517、519、521、523を介してバイポーラトランジスタのエミッタ552、553、554、555が下方に振られる。この動作により再びバイポーラトランジスタはON状態となり、暗

15

時のベース電位に対応した電圧がエミッタ側に読み出される。

【0163】この時の電圧関係を明確にするために、水平フローティングバスライン525の全容量を C_{HFL1} 、517に示す容量を C_{15} 、 C_{25} に示す容量を C_{16} 、暗時のバイポーラトランジスタONによるエミッタ電位上昇*

$$\frac{C_{15} V_{dark}^{11}}{C_{HFL1}} + \frac{C_{25} V_{dark}^{21}}{C_{HFL1}} - \frac{C_{61}}{C_{HFL1}} \phi_{HF} \dots (4)$$

となる。水平フローティングバスライン526に関して 10※【0165】

も同様に、暗時の出力時の電圧は、

$$\frac{C_{35} V_{dark}^{31}}{C_{HFL2}} + \frac{C_{45} V_{dark}^{41}}{C_{HFL2}} - \frac{C_{62}}{C_{HFL2}} \phi_{HF} \dots (5)$$

と表される。

【0166】ここで、 C_{15} 、 C_{45} は521、523に示す容量、 C_{HFL2} は526の水平フローティングバスラインの容量、 V_{dark}^{31} 、 V_{dark}^{41} は各503、504のバイポーラの暗時のエミッタ側の出力値、 C_{62} は532の容量である。本発明の実施例の場合、 C_{15} 、 C_{25} 、 C_{35} 、 C_{45} をすべて等しく、 C_{HFL1} と C_{HFL2} とを、又 C_{61} と C_{62} とを等しくしておく。

★ $C_{HFL} \equiv C_{15} = C_{25} = C_{35} = C_{45}$

$C_{HC} \equiv C_{61} = C_{62}$ とすると

$C_{HFL} \equiv C_{HFL1} = C_{HFL2}$

(4)式、(5)式はそれぞれ、下記のように簡素化される。

20 【0167】

【外9】

$$\frac{C_{HE}}{C_{HFL}} (V_{dark}^{11} + V_{dark}^{21}) - \frac{C_{HE}}{C_{HFL}} \phi_{HF} \dots (4)'$$

$$\frac{C_{HE}}{C_{HFL}} (V_{dark}^{31} + V_{dark}^{41}) - \frac{C_{HE}}{C_{HFL}} \phi_{HF} \dots (5)'$$

この暗時レベルの出力読み出し時は、直列容量535、536の右側の出力ラインは、MOSスイッチ537、538により、接地電位に固定されているが、上記読み出しが十分収束して電圧変化がなくなった後、パルス ϕ_{sc} をローレベルとし、直列容量の右側のラインをそれぞれフローティングとする。その後、 ϕ_{HF} パルスをハイレベルにし、水平フローティングバスライン525及☆

☆び526を接地電位にリセットする。

30 【0168】この時の電圧変化は、下方へ(4)'

(5)'に示す値に変化するため、直列容量535、536の右側は下記に示す電圧になる。

【0169】

【外10】

$$- \frac{K}{C_{HFL}} \left[C_{HE} (V_{dark}^{11} + V_{dark}^{21}) - C_{HC} \phi_{HF} \right] \dots (6)$$

$$- \frac{K}{C_{HFL}} \left[C_{HE} (V_{dark}^{31} + V_{dark}^{41}) - C_{HC} \phi_{HF} \right] \dots (7)$$

ただし、Kは定数である。Kは直列容量とサンプルホールド容量等から決まる。

【0170】次に、パルス ϕ_{sc} パルスをローレベルにして、サンプルホールド容量 C_{111} 、 C_{112} に(6)式、(7)式の電圧を保持する。

【0171】 ϕ_{sc} パルスをローレベルにした後、パルス ϕ_{HF} パルスをハイレベルにしておく。

【0172】次に、光信号を蓄積する前に、バイポーラトランジスタのエミッタ、ベース、それから直列容量5

35、536の右側の出力ラインの電位を暗時の出力読み出しと同様の動作によりリセットする。

【0173】上記リセットが終了後、光蓄積動作を開始する。パルス ϕ_{sc} は、ハイレベルより中間レベルにするため、バイポーラのベース電位は負側に振られる。これにより蓄積期間中は、バイポーラは完全にOFF状態になっているため、フローティングになっているエミッタも、水平フローティングバスラインも電圧変化は生じない。従って、この蓄積期間中は ϕ_{sc} をハイレベルにし

17

て、又 ϕ_{HF} パルスを高レベルにして、接地電圧に固定しておいてもおかなくても良い。

【0174】 光信号蓄積期間終了後、水平フローティングバスライン及び直列容量の右側の出力ラインをフローティング状態にするための ϕ_{HF} パルス及び ϕ_{HF} パルスをそれぞれローレベルとする。

【0175】 その後、パルス ϕ_{HF} を下側に振り込む。これにより、水平フローティングライン、エミッタ端と電圧が下側に振られ、ベースエミッタバイアスが順方向に*

$$\frac{1}{C_{HFL}} \left[C_{HE} (V_p^{11} + V_{dark}^{11} + V_p^{21} + V_{dark}^{21}) - C_{HC} \phi_{HF} \right] \quad \dots (8)$$

$$\frac{1}{C_{HFL}} \left[C_{HE} (V_p^{31} + V_{dark}^{31} + V_p^{41} + V_{dark}^{41}) - C_{HC} \phi_{HF} \right] \quad \dots (9)$$

【0177】 次に、パルス ϕ_{HF} を高レベルにする。と、(8)式、(9)式の電圧変化分が、サンプリングトランジスタに読み出されるので、(6)式、(7)式の電圧とたしあわされて、その電圧は(10)式、(11)

$$\frac{K}{C_{HFL}} \left[C_{HE} (V_p^{11} + V_{dark}^{11} + V_p^{21} + V_{dark}^{21}) - C_{HC} \phi_{HF} \right] - \frac{K}{C_{HFL}} \left[C_{HE} (V_{dark}^{11} + V_{dark}^{21}) - C_{HC} \phi_{HF} \right] \quad \dots (10)$$

$$\frac{K}{C_{HFL}} \left[C_{HE} (V_p^{31} + V_{dark}^{31} + V_p^{41} + V_{dark}^{41}) - C_{HC} \phi_{HF} \right] - \frac{K}{C_{HFL}} \left[C_{HE} (V_{dark}^{31} + V_{dark}^{41}) - C_{HC} \phi_{HF} \right] \quad \dots (11)$$

結局

【0179】

【外13】

$$\frac{K_{CHH}}{C_{HFL}} (V_p^{11} + V_p^{21}) \quad \dots (12)$$

$$\frac{K_{CHH}}{C_{HFL}} (V_p^{31} + V_p^{41}) \quad \dots (13)$$

に示すように、水平の加算出力が並列に読み出される。

【0180】 上記動作において、垂直方向も同様の動作となるため、垂直方向に並列に加算出力が読み出される。

【0181】 次に、図9に示した動きベクトル相関器113のベクトル検出演算手法は差分絶対値の最小値検出によるものであった。他の手法として、フローティングゲートのMOSトランジスタを利用した相関器を図13に示す。

【0182】 図13に示す相関器は相関誤差が少ない時(相関が強い時)に相関値出力が最大になるものである。

【0183】 図13に示す相関器300は δ の電圧によって入力絶対値

18

*バイポーラトランジスタに印加され、各エミッタ端に読み出される。エミッタ端での電圧は、それぞれのバイボラのベース領域に形成されたフォトダイオードに照射された光信号分 V_p^{11} 、 V_p^{21} 、 V_p^{31} 、 V_p^{41} と暗時の出力のバイアス分 V_{dark}^{11} 、 V_{dark}^{21} 、 V_{dark}^{31} 、 V_{dark}^{41} となるため、各水平フローティングラインの電位は(8)、(9)式ようになる。

【0176】

【外11】

※1) 式ようになる。

【0178】

【外12】

$$|Z_{11} - Z_{12}| < \delta$$

30 の時“1”を出す。

$$|X_{11} - X_{12}| \geq \delta$$

の時“0”を出す。

【0184】 以下、図13に示した回路動作の説明をする。

【0185】 まず、 ϕ_1 のパルスによりセルの入力ラインを一度リセットしてフローティング状態にする。相関器300の入力に Z^{11} 、 Z^{12} が入る。

【0186】 フローティングゲート301を介して形成された多入力ゲートのうち、出力ライン302の信号は303、304のゲートへ、出力ライン305の信号はアナログ反転アンプ306を介して307のゲート及び308のゲートへ入力される。

【0187】 一方、ゲート309とゲート310は接地され、ゲート311は反転アンプ312を介して、判定条件をきめる δ の電源313に接続されている。

【0188】 ゲート314は、直接 δ の電源313に接続されている。315はp型MOSトランジスタで、316はn型MOSトランジスタである。尚、図14は図13の回路300のゲート303、307、309、311(図14の70、71、72、73)及びフローテ

19

イングゲート301(図14の74)を有する半導体素子の構成を示す概略図である。尚、図14の75は図13の315に、76は図13の316に対応している。

【0189】このような構成によりインバータ317を介した出力は、出力ライン305と302との絶対値が電圧 δ 以下の時 V_{DD} の値に、それ以外の時、接地電位が出力される。従って、300に示す回路により電圧 δ により判定条件が変更できる。

【0190】アナログ信号は回路300にそれぞれ入力され、その出力は容量320、321、322を介してフロートングバス出力ライン323に接続される。 *

$$Z_1 = \sum_0^{K-1} X_{11}^{k,1}, \quad Z_2 = \sum_0^{K-1} X_{11}^{k,2}, \quad Z_3 = \sum_0^{K-1} X_{11}^{k,3}$$

$$Z_4 = \sum_0^{K-1} X_{11}^{k,4}, \quad Z_5 = \sum_0^{K-1} X_{11}^{k,5}, \quad Z_6 = \sum_0^{K-1} X_{11}^{k,6}$$

を入力すると、以下の演算を同時並列に行い、かつ加算もリアルタイムである。

【0194】

【外15】

$$\left| \sum_0^{K-1} X_{11}^{k,1} - \sum_0^{K-1} X_{11}^{k,2} \right| < \delta \text{ の時 "1"}$$

$$\left| \sum_0^{K-1} X_{11}^{k,1} - \sum_0^{K-1} X_{11}^{k,2} \right| \geq \delta \text{ の時 "0"}$$

$$\left| \sum_0^{K-1} X_{11}^{k,3} - \sum_0^{K-1} X_{11}^{k,4} \right| < \delta \text{ の時 "1"}$$

$$\left| \sum_0^{K-1} X_{11}^{k,3} - \sum_0^{K-1} X_{11}^{k,4} \right| \geq \delta \text{ の時 "0"}$$

$$\left| \sum_0^{K-1} X_{11}^{k,5} - \sum_0^{K-1} X_{11}^{k,6} \right| < \delta \text{ の時 "1"}$$

$$\left| \sum_0^{K-1} X_{11}^{k,5} - \sum_0^{K-1} X_{11}^{k,6} \right| \geq \delta \text{ の時 "0"}$$

この結果が容量320、321、322を介して自動的に同時に加算し、相関データを形成する。

【0195】また、相関器300を画素V方向の個数nあれば、1列分の射影誤差相関演算及び相関値の累積を並列同時処理できるため、大幅に演算時間が短くできる。

【0196】次に、図13、図14に示したフロートングゲートMOSを用いた回路による最大値検出回路を図15に示す。

【0197】図15における、401、402、403は図10で説明した各シフト値毎の相関演算結果(つまり、時刻 t_1 と時刻 t_2 のV方向射影データの差分絶対値の判定結果の加算値)が入力される。

【0198】例えば、入力401には基準画像射影データ列に対して探索画像射影データ列を+1画素シフトし

20

*【0191】この323の出力ラインは回路300が動作する前、324に示すリセットMOSにより接地される。そして324のトランジスタをOFFとし、フロートイングにした後、回路300を動作させる。これによりそれぞれの出力は容量320、321、322を介して自動的に加算される。

【0192】今、相関器300の入力を図9で説明したV方向射影データとすると

【0193】

【外14】

た時の射影法による演算結果、同様に402には±0画素、403には+1画素のトータル相関値が入力される。

20 【0199】これらの端子は入力ゲート420、421、422に接続され、もう一方の入力ゲート423、424、425は、MOSスイッチ408を介してランプ電圧電源411に接続されている。

【0200】前記入力ゲートはそれぞれフロートングゲート404、405、406を介してp型MOSトランジスタ426、n型MOSトランジスタ427から構成されるCMOSインバータのゲートとなっている。

【0201】その出力は通常のインバータ412を介して出力端子428、429、430に接続されていると共にNOR407にすべての出力が接続されている。NOR407の出力431は、MOSスイッチ408のゲートに接続されている。

【0202】また、出力端子428、429、430及びインバータ409の出力はリセットMOSスイッチ432を介してそれぞれ設置電位及び V_{DD} に接続されている。

【0203】次に、最大値検出回路の動作について次に説明する。

【0204】動作前パルス ϕ_r をhigh状態にし、各出力ラインの接地電位、一方MOSスイッチ116がONすることにより、404、405、406のフロートングゲート電位を接地電位にリセットし、 ϕ_r をlowレベルにして出力端子及びフロートングゲートをフロートング状態にする。出力端子はGNDゆえNOR407の出力はhigh状態となっており、MOSスイッチ408のゲートはON状態になっている。

【0205】一方、インバータの出力409は、low状態であるから、MOSスイッチ410はOFF状態となっている。

【0206】次に、411に示すランプ電圧 V_r をlow

21

wからhighレベルに上昇させる。

【0207】401、402、403の端子にはリセットされた状態から相関演算結果が入力される。

【0208】すると、それぞれの値のうち、最も高い電圧を示しているインバータから状態がhighからlowへつまりインバータ412の出力は、high状態(V_{DD})に変化する。

【0209】すると407のNOR出力はlowへ、409のインバータ出力はhighとなりMOSスイッチ410のゲートはON状態となる。

【0210】すると、最大値が入力されたインバータのみ、その出力がフローティングゲートをhighに、一方、それ以外のインバータは逆にフローティングゲートをlowに固定する。

【0211】一方、ランプ電圧が入力されたゲートはNOR出力がlowとなることから408のMOSスイッチがOFF状態となりランプ電圧が印加されなくなる。

【0212】以上の動作原理により最大値から入力された端のみhighレベル、それ以外はlowレベルを出力できる。

【0213】本構成では408のMOSスイッチを設けたが必ずしも必要ではない。

【0214】また、それぞれの動作においてパルスのdelayを考慮し、delay回路等を挿入することは言うまでもない。

【0215】また、最大値が入力されてhighレベルが出力されるパルスを利用し、そのユニットを切り離し、次の最大値を検出できる回路に拡張できることは言うまでもない。

【0216】〔第5の実施例〕次に、動き検出のための相関演算処理の第5の実施例を説明する。

【0217】本発明の第1の実施例で述べたマスキング領域を設定しての動き検出では基本的にサーチ領域以外の検索はしなかった。

【0218】図4で説明したマスキング方式は基準画像10と探索画像11の全データ枠は同じで基準画像10とマスキング領域以外のデータ枠12と同一の画増枠で探索画像の右端から左端（または左端から右端）をサーチし動きベクトルを検出するものであった。

【0219】第5の実施例の演算方式は、探索画像側に探索画像枠以外にダミー画像枠を設け、探索画像枠以上のサーチを可能にし、高精度化、高S/N化を図るものである。

【0220】図16(a)に示している600はサーチの基準画像、図16(b)に示している604は探索画像である。

【0221】基準画像600の左右には本発明の第1の実施例の演算方式のマスキング領域601、603が設定され、基準画像内からサーチに使用される演算画像領域602が抽出される。

22

【0222】また、探索画像領域604の左右端には新しく設定したサーチ領域605、606を設ける。

【0223】探索側追加画像エリア605及び606には単一階調データ（例えば全黒、または全白データ等）或は探索画像データ604の画調に応じた画像データを付加する。

【0224】前記探索側追加画像エリア605、606を設けたことによって、全探索サーチエリアは601と605（及び603と606）の和となり、サーチ領域は拡大される。

【0225】また、マスキング領域601（または603）と画像の動き量が同等の時、前記探索側追加画像エリア605、606を設けサーチすることでマスキングエリア601及び602と同等またはそれ以上に画像の動きを検出することができる図17に画像シュミレーションによる動き検出誤差関数を示す。

【0226】図17(a)は第1の実施例のマスキング方式のみ、図17(b)はマスキング方式+探索側追加画像方式の結果である。尚、シュミレーション条件として水平方向に+32画素（右側に）に移動した人物の画像を用いている。

【0227】図17(a)の条件は200×200画素の基準画像に30画素分のマスキングエリアを設け、抜き出した基準画像データ長と同一のデータ長を抜き出した探索画像と相関演算を行っている。マスキング領域が30画素である為、サーチ量は±30画素となり、最小値検出をすると+30画素を動きベクトルと判断している。

【0228】図17(b)の条件は200×200画素の基準画像に図17(a)と同様に30画素分のマスキング領域を設け、かつ探索画像側に40画素分の探索側追加画像領域を設けデータとして全黒データ（データ値=0）を付加し、サーチ量を30画素（基準画素マスキング領域）+40画素（探索側追加画像領域）の計±70画素とした。これにより、マスキング領域以上のサーチを可能にした。図17(a)の最小値を示すベクトルは+32画素になっており、マスキング領域外の検出を可能としている。

【0229】また、図17(a)で示す右下がりの相関関数が図17(b)の様に+32画素の動きベクトルと判断している。このように探索側画像に追加ダミー画像を入れることで、第1の実施例のマスキング法による動き検出を更に高精度化することができる。

【0230】回路構成としては図9或は図11の回路構成に付加するための画像データ（ダミーデータ）を発生する発生回路を加えて、相関演算処理に前記発生回路からのダミーデータを加えて処理するように制御すればよい。

【0231】尚、前述の実施例はあらゆる点で単なる例示に過ぎず、限定的に解釈してはならない。

【0232】

【発明の効果】以上説明したように、本発明によれば、第1のデータ集合から選択された第1の選択領域と、第2のデータ集合から選択された第2の選択領域との相関演算を行う場合、前記第1の選択領域の一部をマスキングし、前記マスキングした以外の前記第1の選択領域を基準に、前記第2の選択領域との間で同一データ長で相関演算するので、高速にかつ高精度に相関検出を行うことができる。

【0233】また、相関演算において、マスキングされた領域以外のデータを用いて水平及び垂直方向それぞれの累積和から相関を検出しているため、相関検出の回路のクロックを高くせずに、高速に、高精度に相関検出できる。

【0234】また、従来なら膨大な演算量を有した広範囲の高速移動体の動き検出も本発明の装置により、簡単なハード構成でリアルタイムに処理が可能となる。

【0235】また、本発明によれば、第1のデータ集合から選択された第1の選択領域と、第2のデータ集合から選択された第2の選択領域との相関演算を行う場合、前記第1の選択領域の一部をマスキングし、前記第2の選択領域にダミーデータを付加し、前記マスキングした以外の前記第1の選択領域を基準に、前記ダミーデータが付加された前記第2の選択領域との間で同一データ長で相関演算するので、高速にかつ高精度に相関検出を行うことができる。

【0236】また、独立に相関データのハンドリングも可能となりデータ処理の前工程でデータ圧縮が図れる。

【0237】また、本発明の装置を用いることにより動き情報以外に画像の距離情報を介してパターン認識または、文字認識、身元認識等相関演算を利用したアプリケーションの高速処理、低コスト化を実現可能にする。

【図面の簡単な説明】

【図1】本発明にかかる第1の実施例の動きベクトル検出の原理を説明する図である。

【図2】第1の実施例で使用した時刻の異なる画像を示す図である。

【図3】人物の水平方向の移動を示す時刻の異なる画像

を示す図である。

【図4】本発明にかかる第2の実施例の動きベクトル検出方法による図2の画像処理の説明図である。

【図5】人物の垂直方向の移動を示す時刻の異なる画像を示す図である。

【図6】本発明にかかる第3の実施例の動きベクトル検出方法による図5の画像処理の説明図である。

【図7】本発明にかかる第4の実施例の動きベクトル検出方法を説明する図である。

【図8】本発明の第4の実施例の動きベクトル検出方法を実際に画像シミュレーションした結果を示す図である。

【図9】本発明にかかる動きベクトル検出方法を実現するための第1の実施例であるLSI回路の構成を示すブロック図である。

【図10】図9の相関演算処理の詳細を説明する図である。

【図11】本発明にかかる動きベクトル検出方法を実現するための第2の実施例であるLSI回路の構成を示すブロック図である。

【図12】第2の実施例のLSI回路の構成にかかるセンサ部の構成を示すブロック図である。

【図13】本発明の実施例にかかるフローティングゲートのMOSトランジスタを利用した相関器のブロック図である。

【図14】図13の相関器300のゲート303、307、309、311及びフローティングゲート301を有する半導体素子の構成を示す概略図である。

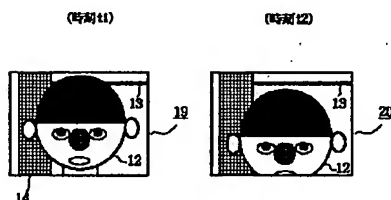
【図15】図13、図14に示したフローティングゲートMOSを用いた回路による最大値検出回路のブロック図である。

【図16】本発明にかかる第5の実施例の動きベクトル検出方法を説明する図である。

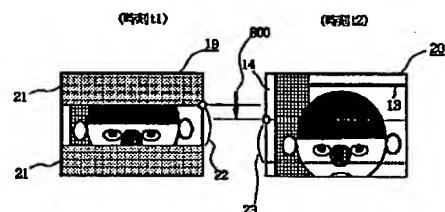
【図17】本発明にかかる第1の実施例による相関誤差関数と第5の実施例による相関誤差関数を示す図である。

【図18】従来のブロックマッチング法による動きベクトル検出の概略説明図である。

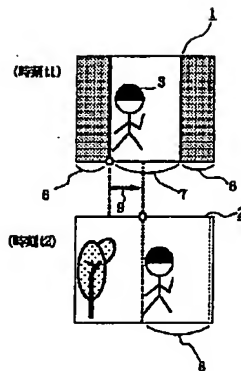
【図5】



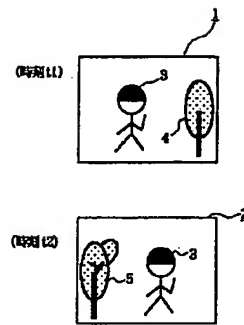
【図6】



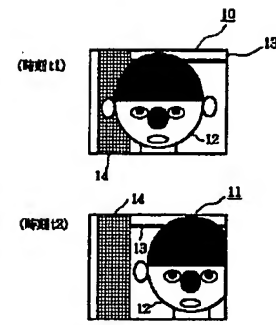
【図1】



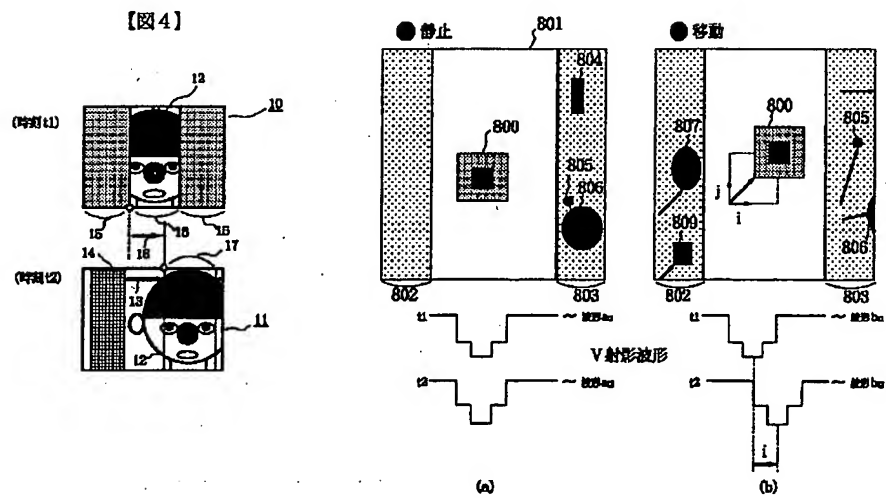
【図2】



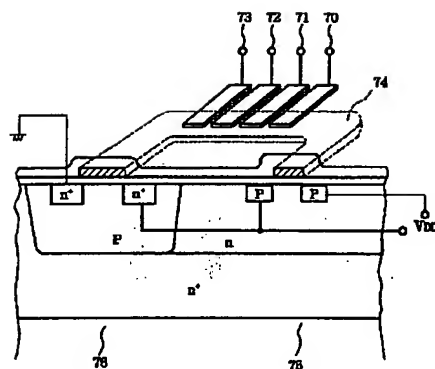
【図3】



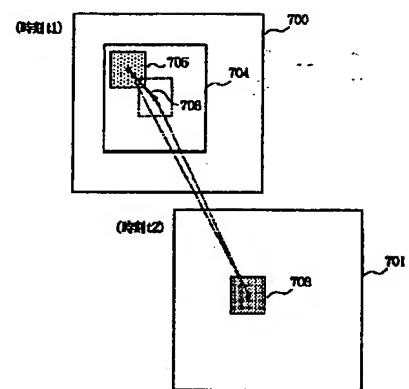
【図7】



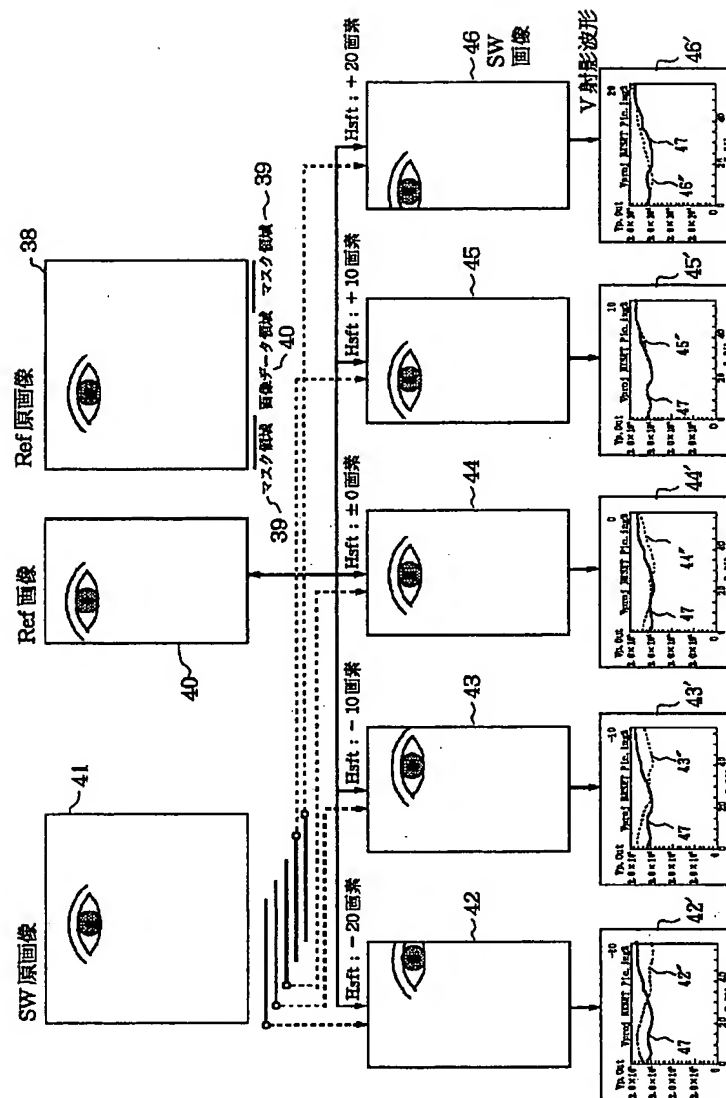
【図14】



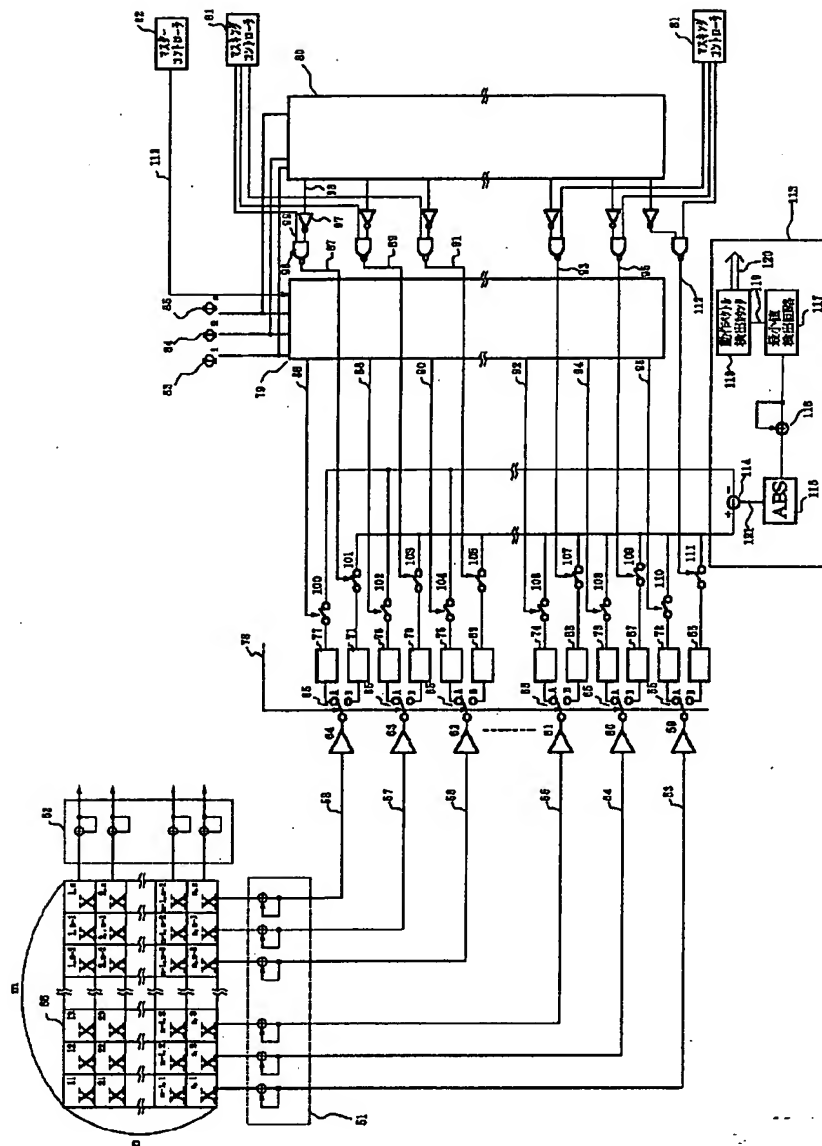
【図18】



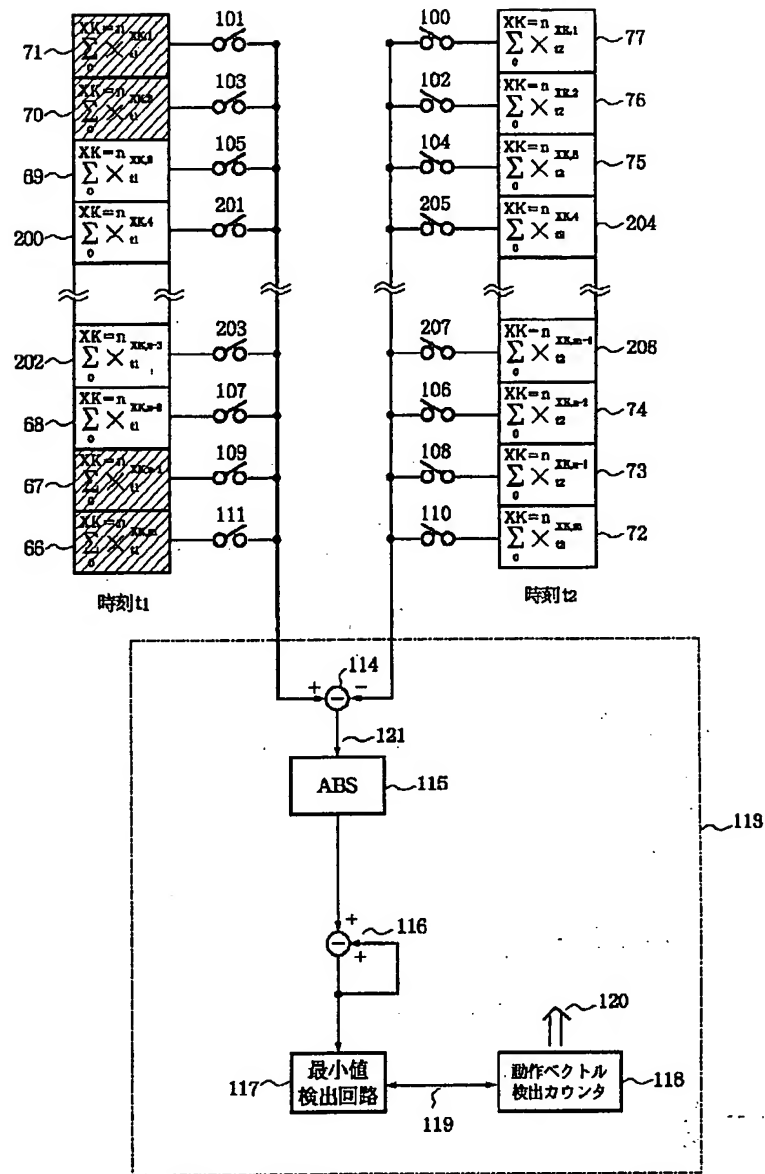
【圖8】



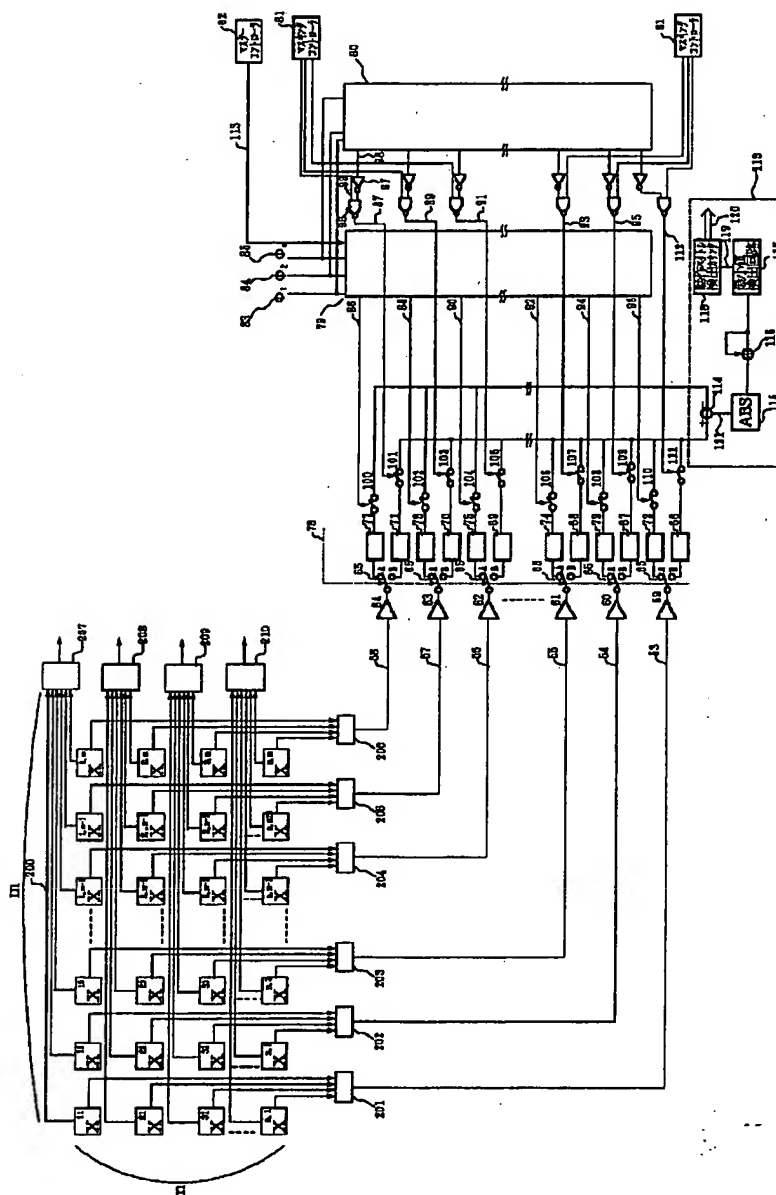
【図9】



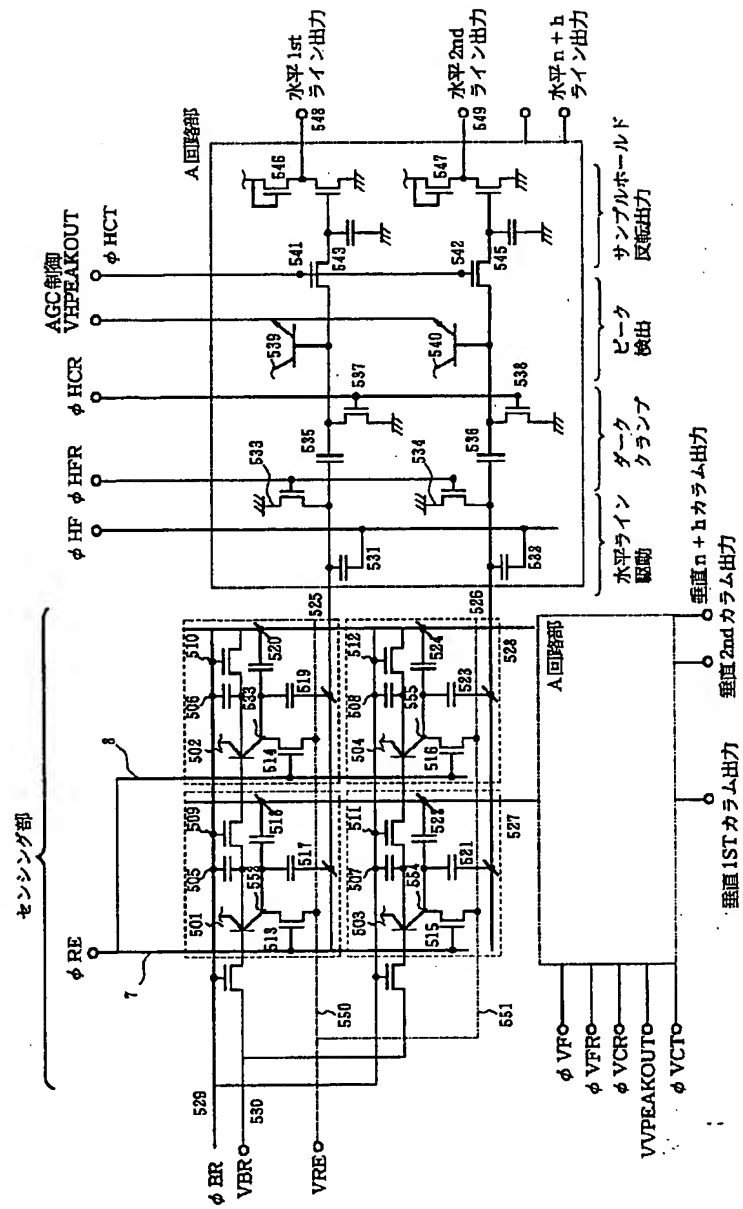
【図10】



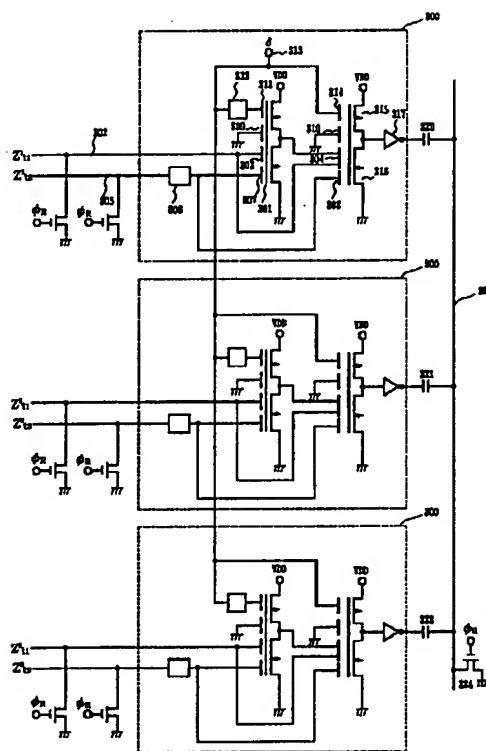
【図11】



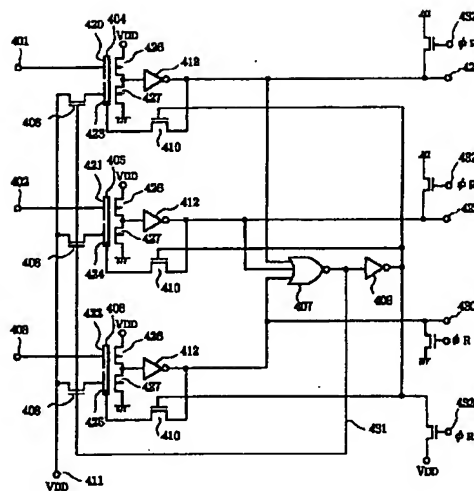
【図12】



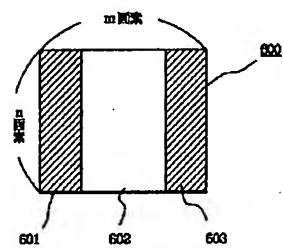
【図13】



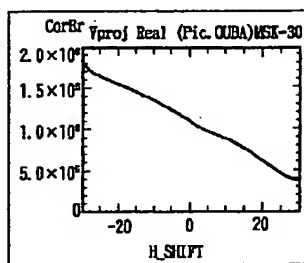
【図15】



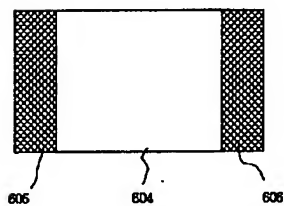
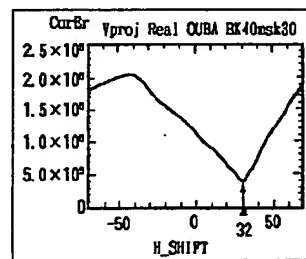
【図16】



(a)



【図17】



(b)

フロントページの続き

(51) Int. Cl. ⁶

識別記号

片内整理番号

F I

技術表示箇所

9061-5H

G 0 6 F 15/70

4 6 0 A